

SOLID-STATE IMAGE PICKUP DEVICE

Publication number: JP3286671

Publication date: 1991-12-17

Inventor: MONOI MAKOTO

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- international: **H04N5/335; H01L27/148; H04N1/028; H04N5/335; H01L27/148; H04N1/028;** (IPC1-7): H01L27/148; H04N1/028; H04N5/335

- European:

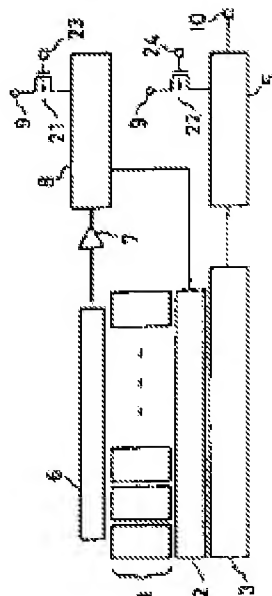
Application number: JP19900087480 19900403

Priority number(s): JP19900087480 19900403

[Report a data error here](#)

Abstract of **JP3286671**

PURPOSE: To suppress an output at a dark state by limiting a power supply current supplied to an operation desired section when part or all of peripheral circuits are not required for the operation. **CONSTITUTION:** A power supply 9 is supplied to a part used for a period of peripheral circuits 5, 8 provided on a same chip as an image sensor section and the power supply 9 is not supplied or minimized to the other inoperative part. Moreover, the power supply 9 is supplied to the part used for other period and the power supply 9 is not supplied or minimized to the other inoperative part. As a result, the current consumption of the peripheral circuits is minimized without giving any hindrance to the operation of a solid-state image pickup device. Thus, the chip temperature rise is decreased.



.....
Data supplied from the **esp@cenet** database - Worldwide

Family list2 family member for: **JP3286671**

Derived from 1 application

[Back to JP328](#)**1 SOLID-STATE IMAGE PICKUP DEVICE****Inventor:** MONOI MAKOTO**Applicant:** TOKYO SHIBAURA ELECTRIC CO**EC:****IPC:** **H04N5/335; H01L27/148; H04N1/028** (+6)**Publication info:** **JP2937400B2 B2** - 1999-08-23**JP3286671 A** - 1991-12-17Data supplied from the **esp@cenet** database - Worldwide

⑫ 公開特許公報(A) 平3-286671

⑤ Int. Cl.⁵H 04 N 1/028
H 01 L 27/148
H 04 N 5/335

識別記号

A

庁内整理番号

9070-5C

Z

8838-5C
8122-4M

H 01 L 27/14

B

⑬ 公開 平成3年(1991)12月17日
審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 固体撮像装置

⑮ 特 願 平2-87480

⑯ 出 願 平2(1990)4月3日

⑰ 発 明 者 物 井 誠 神奈川県川崎市幸区堀川町72番地 株式会社東芝堀川町工場内

⑱ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑲ 代 理 人 弁 理 士 鈴 江 武 彦 外3名

明 細 書

1. 発明の名称

固体撮像装置

2. 特許請求の範囲

光電変換を行なう受光部と、該受光部で発生した信号電荷を信号出力に変換する変換部と、前記受光部または変換部の駆動、信号処理を行なう周辺回路とを同一半導体基板に設けた固体撮像装置において、周辺回路の一部または全部が動作不要の期間中、その動作不要部分に供給する電源電流を制限する手段を具備したことを特徴とする固体撮像装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は電源印加法を改善した固体撮像装置に関するもので、特に消費電力と、暗時出力を小さく抑えることが必要な自動焦点装置に用いられるCCDリニアイメージセンサに使用される。

(従来技術)

上記固体撮像装置の一例として、カメラの自動焦点装置に用いられるCCDリニアイメージセンサの構成を第3図に示す。ここで1は複数のPNフォトダイオードからなる受光部、2は受光部1で発生した信号電荷を蓄積するための蓄積部で、信号の蓄積時間を制御する構造をそなえる。3は蓄積部2の電荷を順次出力回路5に転送するCCDレジスタである。出力回路5は、例えばNチャネルMOS FET(以下トランジスタという)からなるソースフォロワ回路、増幅回路、クランプ回路、サンプルホールド回路等より構成される。6は受光部1に入射する光の平均量を検出するためのモニタフォトダイオード、7はモニタフォトダイオード6で発生した電荷を電位変化に変換する出力バッファ、8はバッファ7の出力より、平均光量を検出する輝度判定回路で、これはコンパレータ等から構成される。輝度判定回路8からは、入射光量に応じて、受光部1の平均レベルが一定となるように蓄積時間をコントロールする信号を蓄積部2に送出する。周辺回路を構成する回路5、8に

は電源9が供給され、出力部10から信号出力が送出される。上記周辺回路5、8は、受光部1、蓄積部2、CCDレジスタ3等のセンサ部と同一チップ上に形成される。

(発明が解決しようとする課題)

上記回路5、8に見られるように、最近、イメージセンサと同一チップ上に、信号処理や動作制御を行なう比較的規模の大きい回路を設けることが、コストや性能上の点で要求されている。ところで、周辺回路5、8はアナログ回路であるため、消費電流を抑えることが難しいという問題がある。

またイメージセンサでは、同一チップ上に周辺回路がある時、消費電流が大きいと、発熱によってチップ温度が上昇し、暗時出力が上昇するという問題も発生する。特に低照度の性能の要求が厳しい自動焦点用のセンサでは、可能な限り暗時出力を抑えることが望まれる。

そこで本発明の目的は、イメージセンサ部と同一チップ上に設けられた周辺回路の消費電流を減少させ、暗時出力を小さく抑えることにある。

低照度時の性能の要求が厳しい場合にも、これに対処できる。

(実施例)

以下図面を参照して本発明の一実施例を説明する。第1図は同実施例の構成図であるが、これは第3図のものと対応された場合の例であるから、対応箇所には同一符号を付し、特徴とする個所の説明を行なう。本実施例の特徴は、周辺回路8、5とその電源9との電源系路にPチャネルMOSトランジスタ21、22を介挿した点である。このようにすれば、トランジスタ21、22のゲート23、24に“H”(高)レベルの電圧を印加することにより、回路8、5の電源9が遮断される。

第2図は本実施例の動作タイミングチャートである。ここでAは電荷蓄積期間であり、この期間にゲート23が“L”(低)レベルで、トランジスタ21がオンとなって輝度判定回路8が動作し、一方、トランジスタ22はオフで、出力回路5の電源9は遮断され、電流制限が行なわれる。

(発明の構成)

(課題を解消するための手段と作用)

本発明は、光電変換を行なう受光部と、該受光部で発生した信号電荷を信号出力に変換する変換部と、前記受光部または変換部の駆動、信号処理を行なう周辺回路とを同一半導体基板に設けた固体撮像装置において、周辺回路の一部または全部が動作不要の期間中、その動作不要部分に供給する電源電流を制限する手段を具備したことを特徴とする固体撮像装置である。

即ち本発明は、イメージセンサ部と同一チップ上に設けられた周辺回路において、或る期間に使用される部分にはその部分に電源を供給して、他の不使用部分には電源を供給しないかまたは極少とする。また他の期間に使用される部分にはその部分に電源を供給して、他の不使用部分には電源を供給しないかまたは極少とする。その結果として、固体撮像装置の動作に何ら支障なく周辺回路の消費電流を小さくできる。更にそのためチップ温度上昇が小となり、暗時出力を小さく抑えられ、

またBは信号読み出し期間で、この期間にゲート24が“L”レベルとなり、トランジスタ22がオンとなって、出力回路5が動作し、一方、トランジスタ21はオフで、輝度判定回路8の電源9は遮断され、電流制限が行なわれる。

なお、本発明は上記実施例のみに限られず、種種の応用が可能である。例えば上記実施例では、トランジスタ21、22が導通している時、その導通抵抗によって電圧降下が生じ、回路動作上支障が出る場合が考えられるが、これは回路の消費電流が大きく、多少の電圧降下は問題とならない回路部のみ、トランジスタ21とか22を介して電源9を供給すればよい。また電流制限手段としてPチャネルMOSトランジスタ21、22を例にしたが、NチャネルMOSトランジスタ等を用いてもよい。また上記実施例以外に、周辺回路として出力回路のみを有するイメージセンサや、その他の機能をもつ周辺回路を有するイメージセンサにおいても、それらの周辺回路が動作することが不要な期間に電流を制限することによっても、

同様の効果を得ることができる。

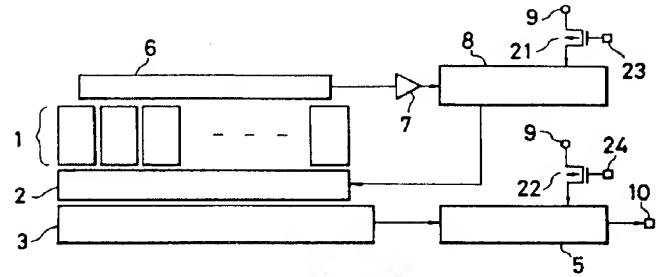
〔発明の効果〕

以上説明した如く本発明によれば、固体撮像装置の動作に何ら支障なく周辺回路の消費電流を小さくできる。更にそのためチップ温度上昇が小となり、暗時出力を小さく抑えられ、低照度時の性能の要求が厳しい場合にも、これに対処できる。

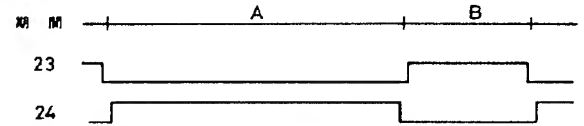
4. 図面の簡単な説明

第1図は本発明の一実施例の構成図、第2図は同構成の動作を示すタイミングチャート、第3図は従来例の構成図である。

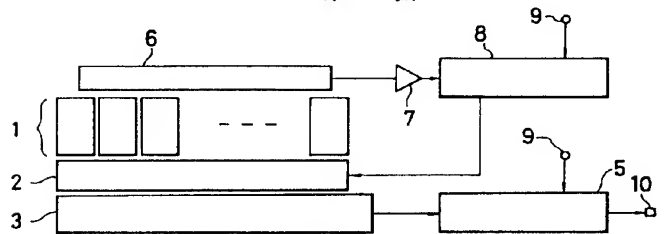
1…複数のフォトダイオードからなる受光部、
2…蓄積部、3…CCDレジスタ、5…出力回路、
6…モニタフォトダイオード、7…出力バッファ、
8…輝度判定回路、9…電源、10…信号出力端、
21、22…PチャンネルMOS FET。



第1図



第2図



第3図

出願人代理人 弁理士 鈴 江 武 彦